



(12)发明专利申请

(10)申请公布号 CN 111128072 A

(43)申请公布日 2020.05.08

(21)申请号 202010109304.7

(22)申请日 2020.02.22

(71)申请人 禹创半导体(广州)有限公司

地址 510700 广东省广州市黄埔区金中路
23号自编一栋办公区303房

(72)发明人 陈廷仰 廖志洋

(74)专利代理机构 东莞领航汇专利代理事务所
(普通合伙) 44645

代理人 高辉

(51)Int.Cl.

G09G 3/32(2016.01)

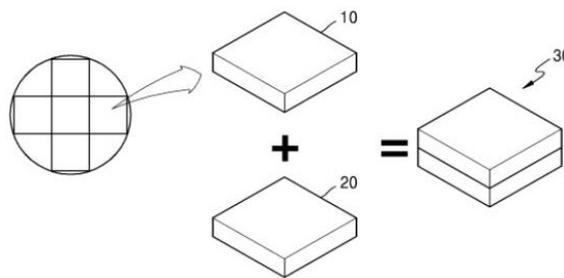
权利要求书1页 说明书9页 附图6页

(54)发明名称

一种利用低电压晶体管的微型micro LED显示装置

(57)摘要

本发明公开了一种利用低电压晶体管的微型micro LED显示装置,包括包含多数像素的显示领域;及通过与上述多数像素连接的第1电源线及第2电源线施加电源的电源供给部;上述多数像素分别包含第1电极及第2电极,上述第1电极连接到上述第1电源线的发光元件;漏型端子与上述发光元件的上述第2电极连接,根据施加到栅端子的偏差电压维持开启状态,控制施加到源端子的电压的电压控制晶体管;漏型端子连接到上述电压控制晶体管源端子的驱动晶体管;及漏型端子与上述第2电源线连接,源端子与上述电压控制晶体管的源端子连接,测试上述像素缺陷的检查晶体管。本发明的像素电路可由低电压晶体管实现,因此,可以实现适合高分辨率的最小尺寸的显示装置。



1. 一种利用低电压晶体管的微型micro LED显示装置,其特征在于,包括包含多数像素的显示领域;及通过与上述多数像素连接的第1电源线及第2电源线施加电源的电源供给部;上述多数像素分别包含第1电极及第2电极,上述第1电极连接到上述第1电源线的发光元件;漏型端子与上述发光元件的上述第2电极连接,根据施加到栅端子的偏差电压维持开启状态,控制施加到源端子的电压的电压控制晶体管;漏型端子连接到上述电压控制晶体管源端子的驱动晶体管;及漏型端子与上述第2电源线连接,源端子与上述电压控制晶体管的源端子连接,测试上述像素缺陷的检查晶体管。

2. 根据权利要求1所述的利用低电压晶体管的微型micro LED显示装置,其特征在于,通过上述第1电源线施加的电源电压比通过上述第2电源线施加的电源电压高为特征的微型显示装置。

3. 根据权利要求1所述的利用低电压晶体管的微型micro LED显示装置,其特征在于,上述驱动晶体管为在三极管领域运行的微型显示装置。

4. 根据权利要求1所述的利用低电压晶体管的微型micro LED显示装置,其特征在于,上述电压控制晶体管,驱动晶体管及检查晶体管以低电压驱动的晶体管为特征的微型显示装置。

一种利用低电压晶体管的微型micro LED显示装置

技术领域

[0001] 本发明涉及一种显示装置,具体是一种利用低电压晶体管的微型micro LED显示装置。

背景技术

[0002] 最近,为了VR(Virtual Reality),AR(Augmented Reality),MR(Mixed Reality)技术,需要具备优秀显示特性的装置,特别是对micro LED on Silicon或 AMOLED on Silicon的开发呈上升趋势,特别是为了实现高分辨率,对像素尺寸最小化的要求正在增加。因此,在小像素(pixel)尺寸的领域中实现驱动电路成为必需,需要开发可小型化的新技术。

[0003] 一直以来,对于多数的亚像素(FHD case: 1920*1080*RGB = 6,220,800),在设备及环境中无法进行测试(test),需要增加测试回路,因此影响了像素尺寸最小化。

[0004] 特别是,在原有电路中使用的高电压晶体管(High Voltage Transistor)即使采用微型工艺,也需要一定的满足耐压(Breakdown Voltage)的空间,对实现高分辨率有限制。

发明内容

[0005] 本发明的目的在于提供一种利用低电压晶体管的微型micro LED显示装置,以解决上述背景技术中提出的问题。

[0006] 为实现上述目的,本发明提供如下技术方案:

一种利用低电压晶体管的微型micro LED显示装置,包括,含多数像素的显示领域;及与上述多数像素连接的第一电源线及通过第二电源线施加电源的电源供给部,上述多数像素分别包含第一电极及第二电极,上述第一电极连接到上述第一电源线的发光元件;漏型端子与上述发光元件的上述第二电极,根据施加到栅端子的偏电压维持开启状态,控制施加到源型端子的电压的电压控制晶体管;漏型端子与上述电压控制晶体管的源端子连接的驱动晶体管;及漏型端子与上述第二电源线连接,源型端子与上述电压控制晶体管的源端子连接,检查上述像素缺陷的检查晶体管。

[0007] 另外,其特征为通过上述第一电源线施加的电源电压比通过上述第二电源线施加的电源电压高。

[0008] 另外,上述驱动晶体管可能是在三极管领域内运行。

[0009] 另外,上述电压控制晶体管,驱动晶体管及检查晶体管可以以低电压驱动晶体管为特征。

[0010] 与现有技术相比,本发明的有益效果是:本发明的像素电路可由低电压晶体管(Low Voltage Transistor)实现,因此,可以实现适合高分辨率的最小尺寸的显示装置。另外,本发明的像素电路利用低电压晶体管(Low Voltage Transistor),在同样的尺寸下,可以确保最佳的错配(Mismatch)特性。

附图说明

- [0011] 图1为根据本发明的一个实施例, 概括表示显示装置制造工序的图纸。
- [0012] 图2为表示含在原有显示装置的像素电路的图纸。
- [0013] 图3为根据本发明的一个实施例, 概括表示显示装置的图纸。
- [0014] 图4为图3中表示的, 显示装置像素的一个例子。
- [0015] 图5为根据本发明的另一个实施例, 概括表示显示装置的图纸。
- [0016] 图6为图5中表示的, 显示装置像素的一个例子。
- [0017] 图7为根据本发明的一个实施例, 说明利用在本发明的偏电压晶体管的SOA (Safe Operating Area) 的图纸。
- [0018] 图中: 10: 发光元件数组
- 20: 驱动电路基板
 - 30: 显示装置
 - 121: 控制部
 - 122: 扫描驱动部
 - 123: 数据驱动部
 - 124: 电源供给部
 - 125: 检查驱动部
 - 126: 检查部
 - 127: 偏差电压驱动部
 - 221: 控制部
 - 222: PWM驱动部
 - 223: 电流供给部
 - 224: 电源供给部
 - 225: 检查驱动部
 - 226: 检查部
 - 227: 偏差电压驱动部。

具体实施方式

[0019] 本发明可进行多种变换, 并具有多种实施例, 将特定实施例在图纸上表示, 并进行详细说明。本发明的效果及特点, 以及实现它们的方法, 参阅后面配图详细描述的实施例, 则会更加明确。但本发明不限于以下提示的实施例, 而是可以多种形式体现。

[0020] 以下, 参照附图, 详细说明本发明的实施例子, 参照图纸说明时, 对同一或对应的构成要素给予相同的图纸符号, 并省略对此重复的说明。

[0021] 在以下实施例中, 第1, 第2等术语不是限定意义上的, 而是为了将一个构成要素与其他构成要素区别开来。另外, 在以下实施例中, 除了单数的表述在文理上表示明显不同的意思外, 包含复数的意思。

[0022] 在以下实施例中, 表述X和Y连接时, 包括X和Y电气连接, X和Y功能上连接, X和Y直接连接等几种情况。这里, X, Y是对象物体(例如, 装置, 元件, 回路, 配线, 电极, 端子, 导电膜, 层等)。因此, 所定的连接关系, 不局限于图纸或详细说明所表示的连接关系, 可以包

含图纸或详细说明所表示的连接关系以外的连接。

[0023] X和Y电气连接时,实现X和Y电气连接的元件(例如,开关,晶体管,容量元件,电感器,电阻元件,二极管等),在X和Y之间可以包含连接1个以上元件的情况。

[0024] 在以下实施例中,与元件状态相关使用的“开ON”指元件的活跃状态,“关OFF”指元件的非活跃状态。与元件接收的信号相联系使用的“开ON”是指激活元件的信号,“关Off”可以指不激活元件的信号。元件可以被高电压或低电压激活。例如,P型晶体管由低电压激活,N型晶体管由高电压而激活。因此,要理解对P型晶体管和N型晶体管的“开ON”电压是相反(低对高)电压水平。

[0025] 在以下实施例中,“包括”或“具有”等术语意味着详单上所列的特征,或构成要素的存在,而不是预先排除一个以上其他特征或构成要素附加的可能性。

[0026] 图1为根据本发明的一个实施例,概括表示显示装置制造工序的图纸。

[0027] 参照图1,根据一个实施例,显示装置(30)可以包含发光元件数组(10)及驱动电路板(20)。发光元件数组(10)可以与驱动电路板结合。显示装置(30)可以是微型显示装置。

[0028] 发光元件数组(10)可以包含多个发光元件。发光元件可以是发光二极管(LED)。发光元件可以是微型发光二极管(LED)。发光元件可以是微型至纳米大小的发光二极管(LED)。通过在半导体晶片(SW)上成长多个发光二极管,至少可以制造出一个发光元件数组(10)。因此,无需将发光二极管单独移送到驱动电路板(20),即可将发光元件数组(10)与驱动电路板(20)结合,从而制造出显示装置(30)。

[0029] 驱动电路板(20)对应发光元件数组(10)上的各个发光二极管,独立控制发光二极管的像素回路可以是排列的Si-CMOS基板。像素回路可包含至少一个晶体管及一个电容器。

[0030] 图2为表示含在原有显示装置的像素电路的图纸。

[0031] 参照图2,原有的像素电路,由于第一晶体管(T1)不受偏(Bias)电压限制,因此需要使用高电压晶体管(High Voltage Transistor)。同理,不仅是第一晶体管(T1),第二晶体管(T2)及第三晶体管也需要使用高电压晶体管(High Voltage Transistor)。

[0032] 在原有的像素电路中使用的高电压晶体管(High Voltage Transistor),即使采用微型工艺,也需要一定的满足耐压(Breakdown Voltage)的空间,因此,在制造高分辨率的微型显示装置方面存在限制。

[0033] 本发明中如图3至图6,在原有的像素电路上施加偏差(Bias),追加限制电压的偏差晶体管(BT)。

[0034] 图3具体为根据本发明的一个实施例,概括表示显示装置的图纸。

[0035] 参照图3,本发明的显示装置(30A)可包括像素部(110)及至少一个驱动部。

[0036] 像素部(110)可配置在显示图像的显示领域。像素部(110)可包含所定的样式,例如,矩阵形,之字形等多种样式排列的多个像素(PX)。像素(PX)投放出一个颜色,可投放例如,红色,蓝色,绿色,白色中的一个色。像素(PX)可投放红色,蓝色,绿色,白色以外的其他颜色。

[0037] 像素(PX)可包含发光元件。发光元件可以是自发光元件。例如,发光元件可以是发光二极管(LED)。发光元件可以使单一高峰波长发光,也可以使多个高峰波长发光。

[0038] 像素(PX)可以包括更多与发光元件相连的像素回路。像素回路,至少可以包括

一个薄膜晶体管及至少一个电容器等。像素电路可以通过基板上的半导体层叠结构来实现。

[0039] 像素部(110)可包括向像素(PX)施加扫描信号的扫描线(SL1-SLi),向像素(PX)施加发光控制信号的发光控制线(EL1-ELn)及向像素(PX)施加数据信号的数据线(DL1-DLj)。

[0040] 扫描线(SL1-SLi)及发光控制线分别连接到同一行排列的像素(PX)上,各个数据线(DL1-DLj)可连接到同一列排列的像素(PX)上。

[0041] 像素部(110)可包括向像素(PX)施加检查控制信号的检查控制线(CL1-CLn)。另外,像素部(110)可包括向像素(PX)施加偏电压的偏差线(BL1-BLn)。偏差线(BL1-BLn)各自与同一行排列的像素(PX)连接,可与检查控制线(CL1-CLn)间隔布置。

[0042] 驱动部配置在像素部(110)周边非显示领域,可驱动及控制像素部(110)。驱动部(120)可包含控制部(121),扫描驱动部(122),数据驱动部(123),电源供给部(124),检查驱动部(125),检查部(126)及偏差电压供应部(124)。驱动部可根据驱动模式及检查模式运行。

[0043] 在驱动模式,根据控制部(121)的控制,扫描驱动部(122)向扫描线(SL1-SLn)依次施加扫描信号,数据驱动部(123)向各像素(PX)施加数据信号。根据控制部(121)的控制,扫描驱动部(122)将发光控制信号依次施加到发光控制线。这些像素(PX)对通过扫描线(SL1-SLi)接收的扫描信号反应,根据通过数据线收信的数据信号的电压水平或电流等级发出相应亮度的光。

[0044] 在检查模式,根据控制部(121)的控制,扫描驱动部(122)向扫描线(SL1-SLn)依次施加扫描信号,数据驱动部(123)向各像素(PX)施加数据信号。根据控制部(121)的控制,扫描驱动部(122)将发光控制信号依次施加到发光控制线上(EL1-ELn)。根据控制部(121)的控制,检查驱动部可向各像素(PX)施加检查控制信号。

[0045] 电源供给部(124)接收外部电源及/或内部电源,将其转换为各构成要素动作所需的各种水平电压,根据从控制部(121)输入的电源控制信号,将该电压供应给像素部(110)。

[0046] 根据控制部(121)的控制,电源供给部(124)可生成第一电源电压(VDD)施加给像素部(110)。电源供给部(124)生成驱动电压,可施加给扫描驱动部(122)及数据驱动部(123)。

[0047] 在检查模式中,根据控制部(121)的控制,电源供给部(124)可生成第二电源电压(VDD_L)施加到检查部(126)。此时,第二电源电压(VDD_L)可以是比第一电源电压的电压低。例如,第一电源电压是4至6伏,第二电源电压(VDD_L)是1.5至1.8伏,但不限于此。

[0048] 这时,第一电源电压(VDD)可通过第一电源线(VL1)施加,第二电源电压(VDD_L)可通过第二电源线(VL2)施加。第一电源线(VL1)及第二电源线(VL2)可能是分别从电源供给部(124)连接到像素部(110)及检查部(126)。

[0049] 在检查模式中,检查部(126)利用通过第二电源线的第二电源电压(VDD_L),可测定经过包含在像素部(110)的像素电路的电流。检查部(126)可包括用于测量电流的电流测量电路。检查部(126)以像素部(110)的各行(线)为单位测定电流,将测量电流值与对应检测信号的标准电流值相比。如果测量电流值与标准电流值之间的差异超过临界值,检查部(126)可以确定该行的像素(PX)中至少一个像素(PX)的像素电路存在缺陷。

[0050] 偏差电压供应部(127)将启动控制各像素(PX)驱动晶体管漏型电压的偏差电压晶体管的偏差电压,通过偏差线(BL1-BLn)供应。偏差线(BL1-BLn)可与偏差晶体管栅端子连接。

[0051] 控制部(121),扫描驱动部(122),数据驱动部(123),电源供给部(124)分别以不同的集成电路芯片或一个集成电路芯片的形态形成,直接安装在形成像素部(110)的基板上,或安装在柔性印刷电路膜(flexible printed circuit film)上或以TCP(tape carrier package)的形式附着在基板上,或直接在基板上形成。

[0052] 图4为图3中表示的,显示装置像素的一个例子。

[0053] 图4的实施例中,为了方便,以n行及m列的像素(PX)为例进行说明。像素(PX1)为包含在n行的多数像素中的一个,与n行对应的扫描线(SLn)和m列对应的数据线(DLm)连接。

[0054] 像素(PX1)可以与传递扫描信号的扫描线(SLn),与扫描线交叉并传递数据信号的数据线(DLm),第一电源线(VDD)及第二电源电压(VDD_L)连接。

[0055] 像素(PX1)可包括发光二极管(LED)及连接到发光二极管的像素电路。像素电路可包括第一至第三晶体管(T1至T3),电容器(C),检查晶体管(TT)及偏差晶体管(BT)。可能第一至第三晶体管(T1至T3),检查晶体管(TT)及偏差晶体管(BT)各个的第一电极或第一端子是漏型端子,第二电极或第二端子是源型端子。

[0056] 第一晶体管(T1)可包括连接到电容器(C)第一电极的栅电极,通过第三晶体管(T3)与发光二极管(LED)连接的第一电极,连接到第三电源电压(VSS)的第二电极。第三电源电压(VSS)可能是接地电压(GND)。第一晶体管(T1)起到驱动晶体管的作用,根据第二晶体管(T2)交换动作接收数据信号,向发光二极管(LED)供应电流。

[0057] 根据本发明的一个实施例,第一晶体管(T1)可在低电压运行。例如,第一晶体管(T1)可在三极管(triode)领域运行。

[0058] 第二晶体管(T2)可包括与扫描线连接的栅电极,与数据线(DL)连接的第一电极,与第一晶体管(T1)的栅电极连接的第二电极。第二晶体管根据通过扫描线(SL)接收的扫描信号开启,并起到交换晶体管的作用,即将通过数据线(DL)接收的数据信号(DATA)传递给第一晶体管(T1)栅电极。

[0059] 根据本发明的一个实施例,第一晶体管(T1)可与第一晶体管(T1)一起在低电压领域运行。即,第二晶体管(T2)可在三极管(triode)领域运行。此时,数据信号可转换为对应第一晶体管(T1)和第二晶体管(T2)低电压运行的电压范围。

[0060] 第三晶体管(T3)可以包括连接到发光控制线(E1n)的栅电极,连接到偏差晶体管(BT)第二电极的第一电极,连接到第一晶体管(T1)第一电极的第二电极。第三晶体管(T3)通过经发光控制线传递的发光控制信号开启,使第一晶体管(T1)的驱动电流流在发光二极管上。图3实施例中,发光控制线(E1n)连接到扫描驱动部(122),由扫描驱动部(122)接收发光控制信号(EM)。另一个实施例中,发光控制线连接到扫描驱动部(122)和另外的发光控制驱动部(未图示)接收发光控制信号(EM)。

[0061] 偏差晶体管(BT)可以包括连接到偏差线(B1n)的栅电极,连接到发光二极管(LED)第二电极的第一电极,连接到第三晶体管(T3)第一电极的第二电极。偏差晶体管(BT)可以根据由栅端子接收的偏差电压,在驱动模式中维持开启状态,控制第一晶体管(T1)的漏型电压的电压控制晶体管。

[0062] 根据本发明的一个实施例,由于偏差晶体管(BT)控制住第一晶体管(T1)的漏型电压,所以第一晶体管(T1)至第三晶体管(T3)可起到低电压用晶体管的作用。即,偏差晶体管(BT)可以控制第一晶体管(T1)的漏型电压使其在三极管领域运行。

[0063] 偏差晶体管(BT)可由通过偏差线(B1n)接收的偏差电压来开启。偏差电压可能是使偏差晶体管(BT)始终保持开启状态的所定电压的直流电压(DC)。根据偏差晶体管(BT)开启状态可控制第三晶体管(T3)和偏差晶体管(BT)之间的节点电压(V_x),即,第三晶体管(T3)的漏型电压。根据偏差电压,偏差晶体管(BT)的沟道电阻可能发生变化。即,偏差晶体管(BT)可以用可变线性电阻来运行。

[0064] 根据偏差晶体管(BT)的沟道电阻,可以决定节点电压(V_x),即,第三晶体管(T3)的漏型电压。因此,通过控制偏差电压,第三晶体管(T3)的漏型电压可以控制到满足第三晶体管(T3)在三极管领域运行的条件。

[0065] 电容器(C)可包括连接到第一晶体管(T1)栅电极的第一电极,及连接到第二电源电压的第二电极。

[0066] 发光二极管(LED)的第一电极可从电源线(VL1)接收第一电源电压(VDD)。发光二极管(LED)的第二电极可连接到第一晶体管的第一电极。发光二极管(LED)可以通过对应数据信号的亮度发光来显示图像。检查模式中发光二极管可能不发光。

[0067] 检查晶体管(TT)可包括连接到检查控制线(CL_n)的栅电极,与通过第二电源线(VL2)接收的第二电源电压(VDD_L)连接的第一电极及与发光二极管(LED)的第二电极连接的第二电极。检查晶体管(TT)可在检查模式开启,驱动模式关闭。

[0068] 以行为单位,扫描信号可以通过扫描线(SL_n)施加到第二晶体管(T2),并响应扫描信号,数据信号施加到数据线(DL_m)。接着,发光控制信号通过发光控制线(EL_n)可施加到第三晶体管(T3)。检查控制信号可通过检查控制线施加到检查晶体管(TT)。检查控制信号在扫描信号通过扫描线(SL_n)施加到第2晶体管(T2)时,可施加到检查晶体管(TT)。通过检查控制信号检查晶体管(TT)开启,可经过与电源供给部(124)连接的第2电源线(VL2),检查晶体管(TT),第三晶体管(T3),第一晶体管(T1)流通电流。检查部(126)的电流测定电路可以测定流经第二电源线(VL2)的电流。即,利用检查晶体管(TT)在检查模式通过第二电源线(VL2)向像素电路施加第二电源电压(VDD_L),可检查包含第一晶体管(T1)至第三晶体管(T3)的像素电路是否正常运行。

[0069] 图5为根据本发明的另一个实施例,概括表示显示装置的图纸。

[0070] 参照图5,根据一个实施例,显示装置可包括像素部(210)及驱动部。

[0071] 像素部(210)可配置在显示图像的显示领域。像素部(210)可包含所定的样式,例如,矩阵形,之字形等多种样式排列的多个像素(PX)。像素(PX)投放出一个颜色,可投放例如,红色,蓝色,绿色,白色中的一个色。像素(PX)可投放红色,蓝色,绿色,白色以外的其他颜色。

[0072] 像素(PX)可包含发光元件。发光元件可以是自发光元件。例如,发光元件可以是发光二极管(LED)。发光元件可以是微型至纳米大小的发光二极管(LED)。发光元件可以使单一高峰波长发光,也可以使多个高峰波长发光。

[0073] 像素(PX)可以包括更多与发光元件相连的像素回路。像素回路,至少可以包括一个薄膜晶体管及至少一个电容器等。像素电路可以通过基板上的半导体层叠结构来实现。

[0074] 像素部(210)可包括向像素(PX)施加PWM信号的脉冲线(PL1- PLn), 向像素(PX)施加检查控制信号的检查控制线(CL1-CLn)。脉冲线(PL1- PLn) 和检查控制线(CL1-CLn)各自与同一行排列的像素(PX)连接。

[0075] 驱动部配置在像素部(210)周边非显示领域,可驱动及控制像素部(210)。驱动部(220)可包含控制部(221), PWM驱动部(222), 电流供给部(223), 电源供给部(224), 检查驱动部(225), 检查部(226)及偏差电压供给部(227)。驱动部可根据驱动模式及检查模式运行。

[0076] 在驱动模式,根据控制部(221)的控制, PWM驱动部(222)向脉冲线(PL1- PLn)依次施加PWM信号, 电流供给部(223)向各像素(PX)施加电流(Iref)。根据控制部(221)的控制, 检查驱动部(225)将检查控制信号依次施加到各像素上。这些像素(PX)根据通过PWM驱动部(222)接收的PWM信号对应的亮度发光。

[0077] 在检查模式,根据控制部(221)的控制, PWM驱动部(222)向脉冲线(PL1- PLn)依次施加所定比特(bit)的PWM信号, 电流供给部(223)向各像素(PX)施加电流(Iref)。根据控制部(221)的控制, 检查驱动部(225)将检查控制信号依次施加到各像素上。

[0078] 电流供给部(223)可包括向像素部(210)的各列供应电流的多数电流源。

[0079] 电源供给部(224)可生成第一电源电压(VDD)施加到像素部(210)。电源供给部(224)可生成驱动电压施加到PWM驱动部(222)及检查驱动部(225)。

[0080] 在检查模式中,根据控制部(221)的控制, 电源供给部(224)可生成第二电源电压(VDD_L)施加到检查部(226)。此时, 第二电源电压(VDD_L)可以是比第一电源电压的电源电压低。

[0081] 这时, 第一电源电压(VDD)可通过第一电源线(VL1)施加, 第二电源电压(VDD_L)可通过第二电源线(VL2)施加。第一电源线及第二电源线可能是分别从电源供给部(124)连接到像素部(110)及检查部(126)。

[0082] 在检查模式中, 检查部(226)利用通过第二电源线的第二电源电压(VDD_L), 可测定经过包含在像素部(110)的像素电路的电流。检查部(226)可体现为用于测量电流的电流测量电路。检查部(226)以像素部(110)的各行(线)为单位测定电流, 将测量电流值与对应检测信号的标准电流值相比。如果测量电流值与标准电流值之间的差异超过临界值, 检查部(226)可以确定该行的像素(PX)中至少一个像素(PX)的像素电路存在缺陷。

[0083] 偏差电压供应部(227)将启动控制各像素(PX)驱动晶体管漏型电压的偏差电压晶体管的偏差电压, 通过偏差线(BL1-BLn)供应。偏差线(BL1-BLn)可与偏差晶体管栅端子连接。

[0084] 控制部(221), PWM驱动部(222), 电流供给部(223), 电源供给部(224), 检查驱动部(225)及偏差电压供给部(127)分别以不同的集成电路芯片或一个集成电路芯片的形态形成, 直接安装在形成像素部(110)的基板上, 或安装在柔性印刷电路膜(flexible printed circuit film)上或以TCP(tape carrier package)的形式附着在基板上, 或直接在基板上形成。

[0085] 图6为图5中表示的, 显示装置像素的一个例子。

[0086] 64的实施例中, 为了方便, 以n行及m列的像素(PX2)为例进行说明。像素(PX2)为包含在n行的多数像素中的一个, 与n行对应的脉冲线(PLn)和m列对应的电流源线(CSLm)连

接。

[0087] 像素(PX2)可包括发光二极管(LED)及连接到发光二极管的像素电路。像素电路可包括第4晶体管(T4),检查晶体管(TT)及偏差晶体管(BT)。

[0088] 第4晶体管(T4)可包括连接到脉冲线(PLn)的栅电极,连接到发光二极管(LED)第二电极的第一电极,及连接到电流源线(CSLm)的第二电极。

[0089] 根据本发明的一个实施例,第4晶体管(T4)可在低电领域压运行。例如,第4晶体管(T4)可在三极管(triode)领域运行。

[0090] 发光二极管(LED)的第一电极可从电源线(VL1)接收第一电源电压(VDD)。发光二极管(LED)的第二电极可连接到偏差晶体管(BT)的第一电极。发光二极管(LED)可以通过对应PWM信号的亮度发光来显示图像。检查模式中发光二极管可能不发光。

[0091] 检查晶体管(TT)可包括连接到检查控制线(CLn)的栅电极,与通过第二电源线(VL2)接收的第二电源电压(VDD_L)连接的第一电极,与发光二极管(LED)的第二电极连接的第二电极。检查晶体管(TT)可在检查模式开启,驱动模式关闭。

[0092] 以行为单位,PWM信号可以通过脉冲线(PLn)施加到第4晶体管(T4)。检查控制信号可通过检查控制线(CLn)施加到检查晶体管(TT)。检查控制信号在PWM信号通过脉冲线(PLn)施加到第4晶体管(T4)时,可施加到检查晶体管(TT)。通过检查控制信号检查晶体管(TT)开启,可经过与电源供给部(124)连接的第2电源线(VL2),检查晶体管(TT),第4晶体管(T4),电流供给部(223)流通电流。检查部(126)的电流测定电路可以测定流经第二电源线(VL2)的电流。

[0093] 即,利用检查晶体管(TT)在检查模式通过第二电源线(VL2)向像素电路施加第二电源电压(VDD_L),可检查包含第4晶体管(T4)的像素(PX)电路是否正常运行。

[0094] 偏差晶体管(BT)可以包括连接到偏差线(B1n)的栅电极,连接到发光二极管(LED)第二电极的第一电极,连接到第4晶体管(T4)第一电极的第二电极。偏差晶体管(BT)可以是根据由栅端子接收的偏差电压,维持开启状态,控制第4晶体管(T4)的漏型电压的电压控制晶体管。

[0095] 根据本发明的一个实施例,由于偏差晶体管(BT)控制住第4晶体管(T4)的漏型电压,所以第4晶体管(T4)可起到低电压用晶体管的作用。即,偏差晶体管(BT)可以控制第4晶体管(T4)的漏型电压使其在三极管领域运行。

[0096] 偏差晶体管(BT)可由通过偏差线(B1n)接收的偏差电压来开启。偏差电压可能是使偏差晶体管(BT)始终保持开启状态的所定电压的直流电压(DC)。根据偏差晶体管(BT)开启状态可控制第4晶体管(T4)和偏差晶体管(BT)之间的节点电压(Vx),即,第4晶体管(T4)的漏型电压。根据偏差电压,偏差晶体管(BT)的沟道电阻可能发生变化。即,偏差晶体管(BT)可以用可变线性电阻来运行。

[0097] 根据偏差晶体管(BT)的沟道电阻,可以决定节点电压(Vx),即,第4晶体管(T4)的漏型电压。因此,通过控制偏差电压,第4晶体管(T4)的漏型电压可以控制到满足第4晶体管(T4)在三极管领域运行的条件。

[0098] 如上所述,根据图3至图6的实施例,本发明的像素电路可用包括驱动晶体管,检查晶体管等多个晶体管,体现为低电压晶体管(Low Voltage Transistor),因此,它具有便于体现适合高分辨率的最小尺寸的微型显示装置的优点。

[0099] 另外,本发明的像素电路将低电压晶体管(Low Voltage Transistor)作为驱动晶体管,具有在同样的尺寸下,可以确保最佳的错配(Mismatch)特性的优点。

[0100] 图7为根据本发明的一个实施例,说明利用在本发明的偏电压晶体管的SOA(Safe Operating Area)的图纸。

[0101] 一般来说,晶体管的栅端子需要限制电压为低电压。相反,漏型端子则可以使SOA(Safe operating area)更广泛。参照图7,在SOA领域栅端子电压限定为1.5V至1.8V,但是漏型端子允许用比其更大范围的电压(Extended Voltage)。

[0102] 因此,根据本发明的一个实施例,像素电路可以将连接到发光元件(LED)负极(Cathode)端的偏差(Bias)限制用晶体管(Transistor)作为低电压晶体管使用。

[0103] 例如,图4至图6的偏差晶体管(BT),即使漏型端与VDD电源电压连接有6V的电压,也可以使栅端子上的电压为1.5V至1.8V。

[0104] 即,根据本发明的一个实施例,像素电路不仅是第1晶体管(T1)至第4晶体管(T4),偏差晶体管也可以适用低电压。因此,本发明具有便于实现适合高分辨率的最小尺寸的微型显示装置的优点。

[0105] 如上所述,本发明以图纸上的图示为例进行说明,但这只是示例,在相应技术领域拥有一般知识的人会理解,由此可以进行多种变形及均等的不同实施例。因此,所述发明的真正技术保护范围应根据所附请求范围的技术思想来确定。

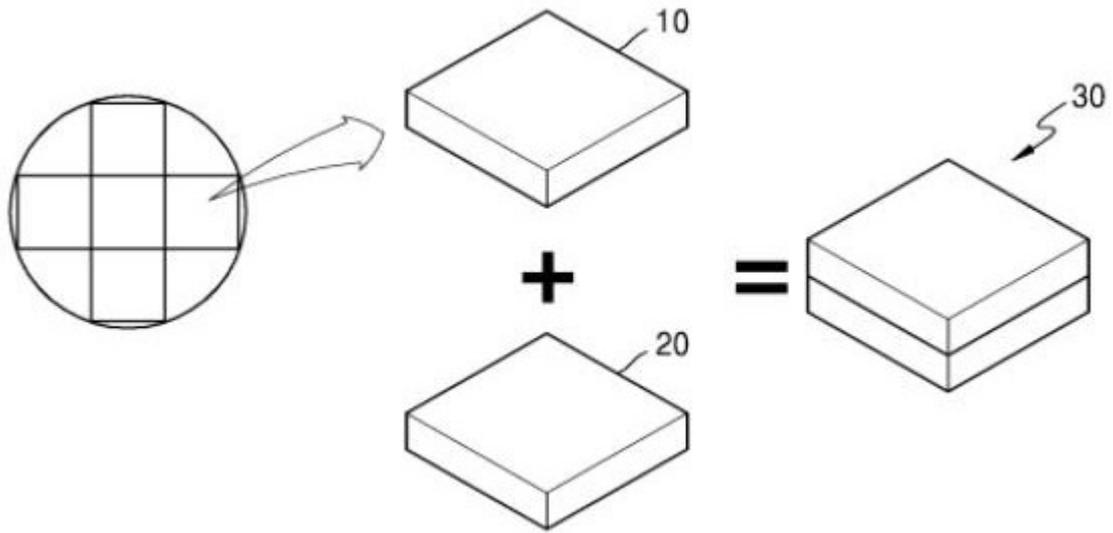


图1

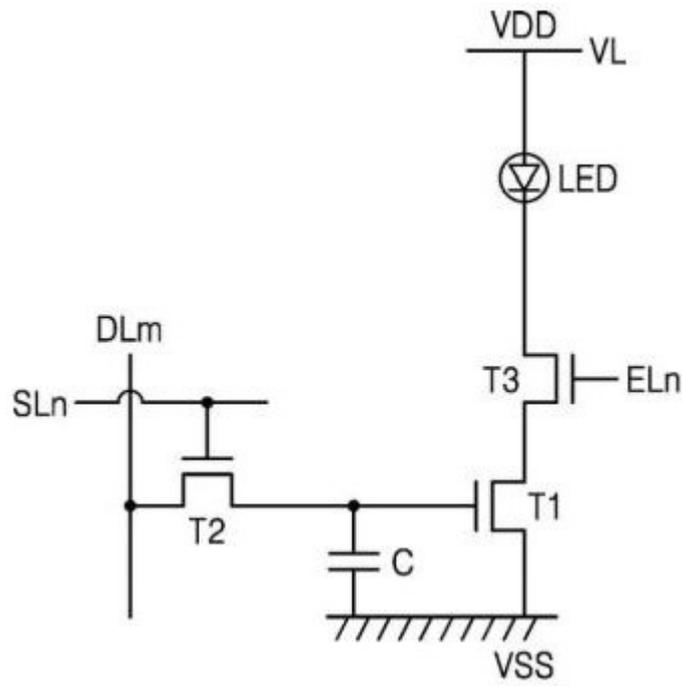


图2

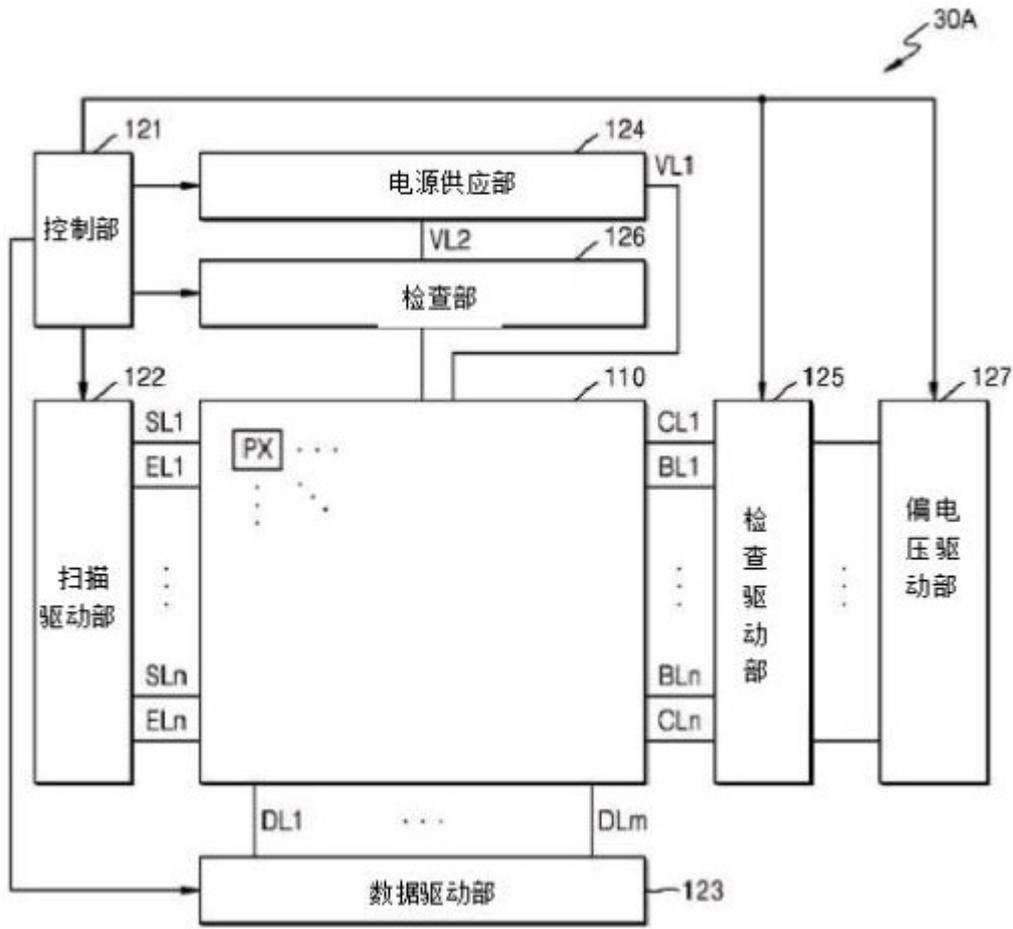


图3

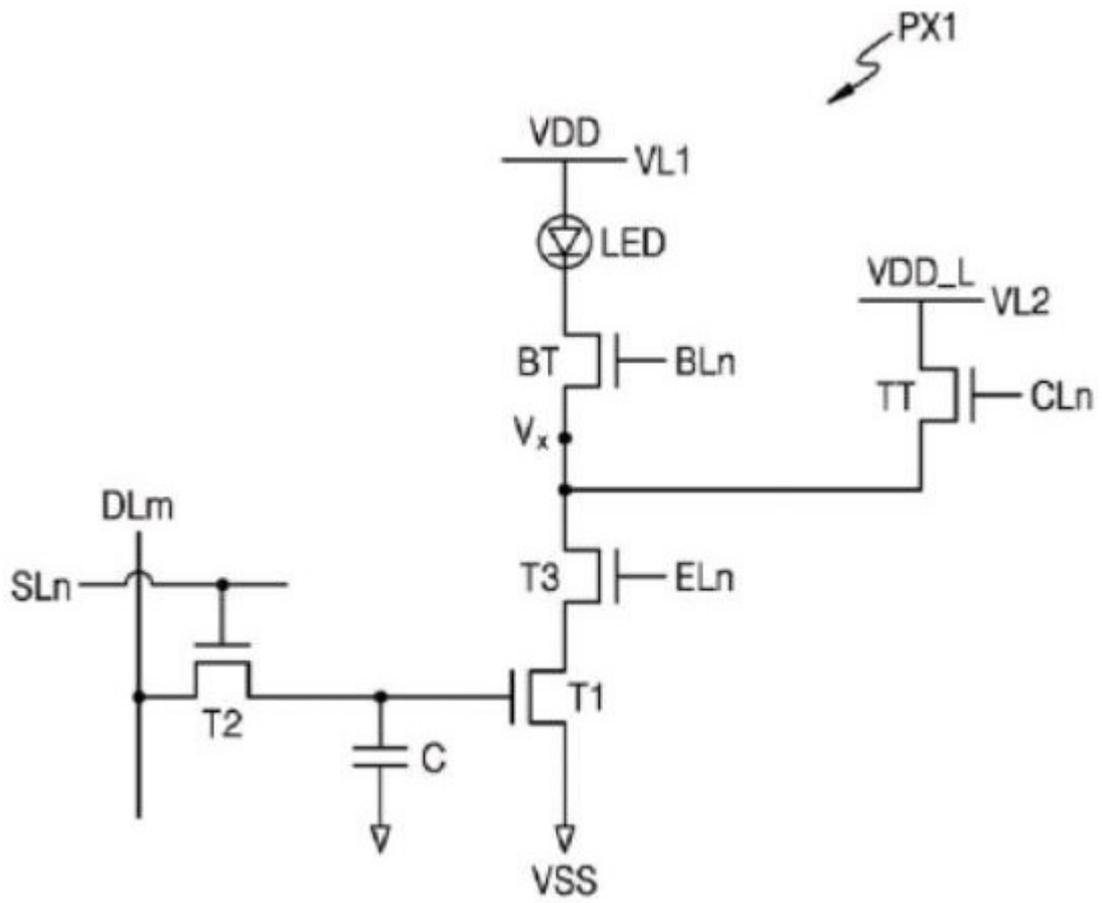


图4

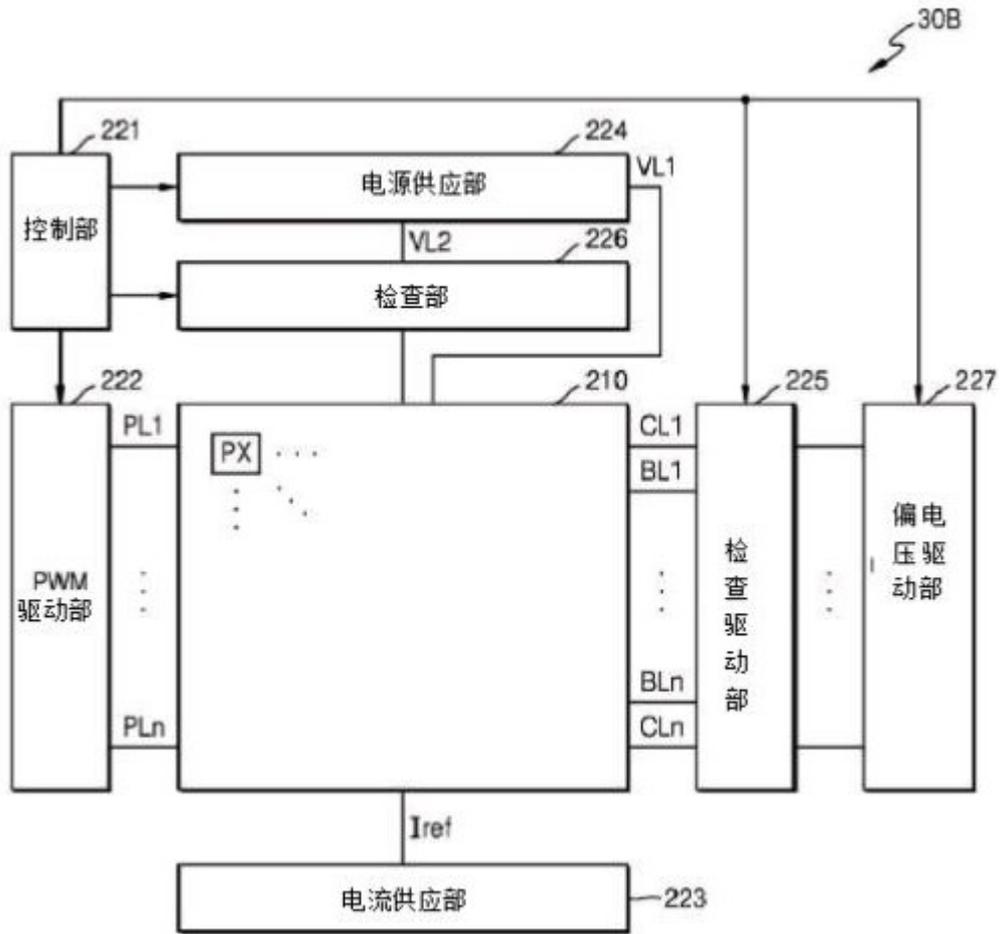


图5

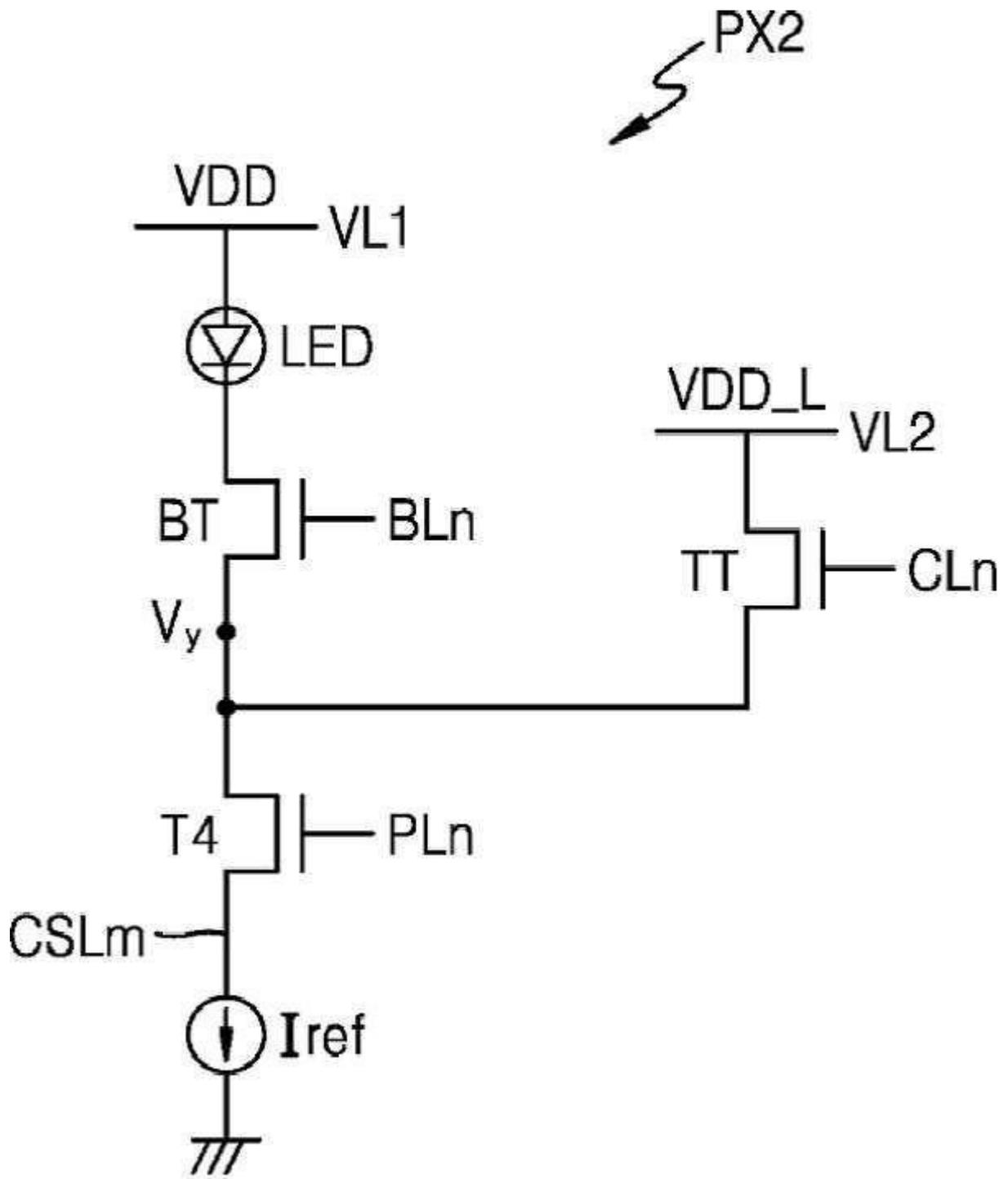


图6

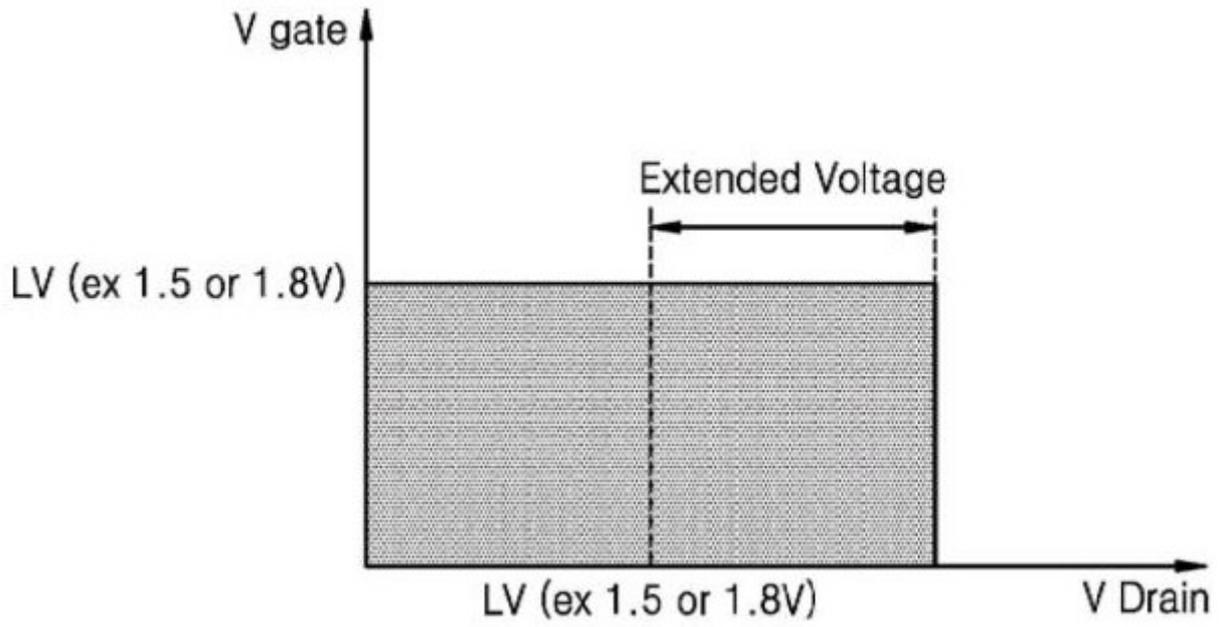


图7

专利名称(译)	一种利用低电压晶体管的微型micro LED显示装置		
公开(公告)号	CN111128072A	公开(公告)日	2020-05-08
申请号	CN202010109304.7	申请日	2020-02-22
[标]发明人	陈廷仰 廖志洋		
发明人	陈廷仰 廖志洋		
IPC分类号	G09G3/32		
代理人(译)	高辉		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种利用低电压晶体管的微型micro LED显示装置，包括包含多数像素的显示领域；及通过与上述多数像素连接的第1电源线及第2电源线施加电源的电源供给部；上述多数像素分别包含第1电极及第2电极，上述第1电极连接到上述第1电源线的发光元件；漏型端子与上述发光元件的上述第2电极连接，根据施加到栅端子的偏差电压维持开启状态，控制施加到源端子的电压的电压控制晶体管；漏型端子连接到上述电压控制晶体管源端子的驱动晶体管；及漏型端子与上述第2电源线连接，源端子与上述电压控制晶体管的源端子连接，测试上述像素缺陷的检查晶体管。本发明的像素电路可由低电压晶体管实现，因此，可以实现适合高分辨率的最小尺寸的显示装置。

